

⑫ 公開特許公報 (A)

昭62-233953

⑤ Int. Cl. 4

H 04 L 25/02

識別記号

302

庁内整理番号

B-7345-5K

⑬ 公開

昭和62年(1987)10月14日

審査請求 未請求 発明の数 1 (全5頁)

④ 発明の名称 ジッタ付加装置

② 特願 昭61-76110

② 出願 昭61(1986)4月2日

⑦ 発明者 高橋 利郎 東京都練馬区旭町1丁目32番1号 株式会社アドバンテスト内

⑦ 出願人 株式会社 アドバンテスト 東京都練馬区旭町1丁目32番1号

⑧ 代理人 弁理士 村松 保男

明細書

1. 発明の名称

ジッタ付加装置

2. 特許請求の範囲

(1) 入力データ信号とローカル信号をミキシングして、一定周波数のIF信号を得るための第1ミキサーと、この第1のミキサーに上記入力データ信号周波数に対応する周波数のローカル信号を供給するためのローカル発振器と、位相同期回路 (PLL) によって上記IF信号と位相同期されるとともに、変調信号によりジッタが付加される変調用発振器と、この変調用発振器より出力された信号と上記ローカル信号をミキシングして元の入力データ信号の基本周期と同じ周期となる信号を出力する第2ミキサーと、この第2ミキサーの出力信号と、上記入力データ信号を同期させるための同期回路よりなることを特徴とするジッタ付加装置。

(2) 第1ミキサーで入力データ信号のN倍の高周波とミキシングして、IF信号を得た後、第2

ミキサーの出力を1/Nにして元の入力データ信号の基本周期と同じ周期となる信号を得る、特許請求の範囲 第1項記載のジッタ付加装置。

3. 発明の詳細な説明

「産業上の利用分野」

この発明は例えば、通信回線網の耐ノイズ特性などを評価するために、通信回線内でPCMなどのデジタル入力データ信号に意図的にジッタを付加し、通信回線に出力する装置に関するものである。

「従来技術」

従来用いられてきたジッタ付加装置は、例えば第3図に示すようなブロック構成になっている。

以下第3図に基づいて従来の装置の動作について説明する。バッファアンプ1-2を通過した高調波成分を持つ入力データ信号 f_a は、同期回路1-9へ送られると共に、その信号速度に対応するクロック抽出器1-4aに導かれクロック信号 f_c が抽出される。このクロック抽出器は入力データの基本周期の信号(クロック)を発生させるもので

あり、例えば入力データの基本周期とほぼ同じ周期の電圧制御発振器 (VCO) を、入力データにより位相同期をかける構成になっている。尚このクロック抽出器におけるPLLの周波数帯域は狭く、入力データ信号 f_a のデータの変化には応答せず基本周波数にのみ位相同期がかかるように設定されている。

ここで抽出されたクロック信号 f_c は、位相比較器15aへ入力される。この位相比較器15aのもう一方の入力には、クロック信号 f_c とPLLを構成するVCO17aの出力信号が入力される。尚このPLLの周波数帯域は、様々な周波数の変調信号を加えることができるよう広く設定されている。位相比較器15aの出力信号に変調信号 f_x が加算されてVCO17aの制御信号となる。これによりVCO17aの出力信号は、入力データ信号の基本周期のクロック信号 f_c にジッタが付加された信号となる。このVCO17aの出力信号をクロック信号とし、同期回路19において入力データ信号 f_a を同期させることによ

り、入力データ信号 f_a にジッタが付加された信号 f_a' を得ることができる。同期回路19は例えば、ディレイ型フリップフロップにより構成されている。これをタイミングチャートで示したのが第4図である。

タイミングチャートによって従来のジッタ付加装置の動作について説明すると、バッファアンプ12を通過した入力データ信号 f_a （第4図A）は、この基本周期Tがクロック抽出器14aによって抽出されクロック信号（第4図B）となり位相比較器15aへ入力される。この位相比較器15aにおいてクロック信号とVCO17aの信号とが位相比較されその位相差出力信号は、アンプ16aにおいて変調信号 f_x （第4図C）と加算されVCO17aの制御信号となる。このためVCO17aの出力信号 f_s の波形は、第4図Dに示すようになる。この出力信号 f_s は、クロック抽出器14aより出力されたクロック信号と同一周期でありかつ変調信号 f_x により位相変調されたものである。すなわち、位相ジッタを有するも

のである。この信号 f_s に入力データ信号 f_a を同期させることによって信号 f_a' （第4図E）を得ることができる。この信号 f_a' は、入力データ信号 f_a と同じデータであり、かつジッタが付加されたものである。

「発明が解決しようとする問題点」

以上のような構成になっている従来のジッタ付加装置においては、クロック抽出器や変調回路（第3図における破線内の部分）が、入力信号速度の種類だけ必要となる。すなわち、ジッタを付加したい通信回線のデータの基本周期が異なるたびにそれに対応する別個のクロック抽出器や変調回路を用意する必要がある。さらにそれぞれが異なるクロック信号に対応するように構成されているPLLの回路特性もまた各々に異なるために、大きさの同じ変調信号でも、変調信号が入力されるPLLの違いによって変調度の値が異なるなどの欠点がある。

「問題点を解決する手段」

入力データ信号とローカル信号をミキシングし

て、一定周波数のIF信号を得るために第1ミキサーと、この第1ミキサーに上記入力データ信号周波数に対応する周波数のローカル信号を供給するためのローカル発振器と、位相同期回路（PLL）によって上記IF信号と位相同期されるとともに、変調信号によりジッタが付加される変調用発振器と、この変調用発振器より出力された信号と前記ローカル信号をミキシングして元の入力データ信号の基本周期と同じ周期となる信号を出力する第2ミキサーと、この第2ミキサーの出力信号と、上記入力データ信号を同期させるための同期回路を設けることにより、種々の異なった信号速度の入力データ信号に対しても、ローカル信号の周波数を変えることによりクロック抽出が行なえるようにしたものである。

「発明の実施例」

第1図に本発明のブロック構成図を示す。

バッファアンプ1を通過した、高調波成分を持つ入力データ信号 f_a は、同期回路10へ送られると共に、ローカル信号 f_l とミキシングされ一

定周波数の I F 信号を得るためにミキサー 2 へおぐられる。このミキサー 2 のもう一方の入力には、上記入力データ信号 f_n の周波数に対応する周波数のローカル信号 f_L を供給するために、ローカル発振器 3 が接続されている。このローカル信号 f_L は、複数個のクリスタル発振器を切り換えるか、シンセサイザーを用いて得ることができる。すなわちこのローカル発振器 3 は入力データ信号 f_n の基本周波数が異なる場合でもミキサー 2 により得られる I F 信号の周波数が常に一定になるように調整される。

この例では、ミキサー 2 において入力データ信号 f_n の基本波及び高調波とローカル信号 f_L をミックスして一定周波数の I F をとりだすようにしている。したがって、その瞬時の入力データが基本周波数の $1/N$ であってもミキサー 2 によってその N 倍の高調波とローカル信号 f_L をミックスして I F を得ることができるので、入力データ信号 f_n が不連続であっても連続な I F 信号 f_I を得ることができる。

以上の動作を、第 2 図に示すタイミングチャートにより説明すると、バッファアンプ 1 を通過した後の入力データ信号 f_n (第 2 図 A) は、同期回路 1 0 に送られると共にミキサー 2 へ入力される。このミキサー 2 のもう一方の入力には、ローカル信号 f_L (第 2 図 B) が入力される。入力データ信号 f_n は、ミキサー 2 においてローカル信号 f_L とミキシングされた後、出力されバンドパスフィルター 4 を通過し I F 信号 f_I (第 2 図 C) となる。I F 信号 f_I は、位相比較器 5 に入力される。この位相比較器 5 より出力された信号に、変調信号 f_m (第 2 図 D) がアンプ 6 において加算されて VCO 7 の制御信号となりこの制御信号によって VCO 7 の出力信号 f_v (第 2 図 E) となる。この信号 f_v は、信号 f_I が位相変調されたものである。VCO 7 の出力信号 f_v は、前記の位相比較器 5 入力されると共に、ミキサー 8 に入力される。ミキサー 8 のもう一方の入力には、ミキサー 2 へ入力された信号と同じローカル信号 f_L (第 2 図 B) が、入力される。 f_v は、

ミキサー 2 より出力されてバンドパスフィルター 4 を通過した I F 信号 f_I は、位相比較器 5 に入力される。この位相比較器 5 のもう一方の入力には、信号 f_I と PLL を構成する VCO 7 の出力信号が入力される。この位相比較器 5 の出力信号に変調信号 f_m が加算されて VCO 7 の制御信号となり VCO 7 の出力信号 f_v は、位相変調を受けることになる。この信号 f_v と同じ周波数で位相ジャッタを有する VCO 7 の出力信号 f_v は、ミキサー 8 へ送られる。このミキサー 8 のもう一方の入力には、前記ローカル発振器 3 によってミキサー 2 へ送られた信号と同じローカル信号 f_L が供給される。ミキサー 8 より出力された信号は、ローパスフィルター 9 を通り信号 f_o となる。この信号 f_o は、元の入力データ信号 f_n の基本周波数と同じ周波数で位相変調されたクロック信号である。同期回路 1 0 においてこの信号 f_o に入力データ信号 f_n を同期させることによって入力データ信号 f_n にジャッタが付加された信号 f_v が得られる。

ミキサー 8 にて f_I とミキシングされた後に、出力されローパスフィルター 9 を通過して信号 f_o (第 2 図 F) となる。この信号 f_o は、入力データ信号 f_n の基本周波数と同じ周波数でジャッタの付加されたクロック信号である。この信号 f_o に入力データ信号 f_n を同期回路 1 0 において同期させることにより信号 f_v (第 2 図 G) を得ることができる。この信号 f_v は、入力データ信号 f_n にジャッタの付加された波形となる。

以上の実施例においてはローカル信号 f_L について特に規定していないが、高い中心周波数を持つバンドパスフィルター 4 をもちいて、ミキサー 2 において入力データ信号 f_n の N 倍の周波数をもつローカル信号 f_L とミキシングして高周波の I F 信号を得た後、ミキサー 8 における出力を $1/N$ にして入力データ信号 f_n の基本周波数と同じ周波数の信号を得るような構成にしてもよい。

「発明の効果」

以上のような構成からなる本発明には、信号速度の異なった様々な入力データ信号に対してても、

各入力データ信号の速度ごとに応するクロック抽出器を設けることなく一回路によってクロック抽出を可能とし、回路を簡素化するとともに、入力データ信号の速度に関係なく、大きさの同じ変調信号であれば変調度の値が一定になるという効果がある。

4. 図面の簡単な説明

第1図は、本発明の実施例のブロック構成図を示す。第2図は、第1図のブロック構成図によるタイミングチャートを示す。第3図は、従来のジッタ付加装置のブロック構成図を示す。第4図は、第3図のブロック構成図によるタイミングチャートを示す。

1. 11, 12, 20: バッファアンプ。

2. 8: ミキサー。

3: ローカル発振器。

4: バンドパスフィルター。

5, 15a, 15b: 位相比較器。

6, 16a, 16b: アンプ。

7, 17a, 17b: VCO。

9: ローパスフィルター。

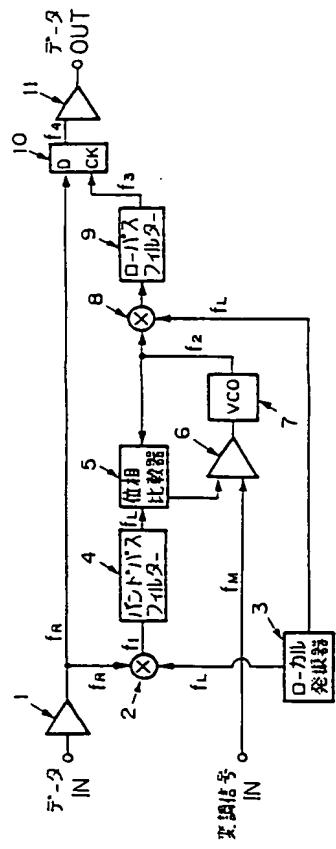
10, 19: 同期回路。

13a, 13b, 18a, 18b: スイッチ。

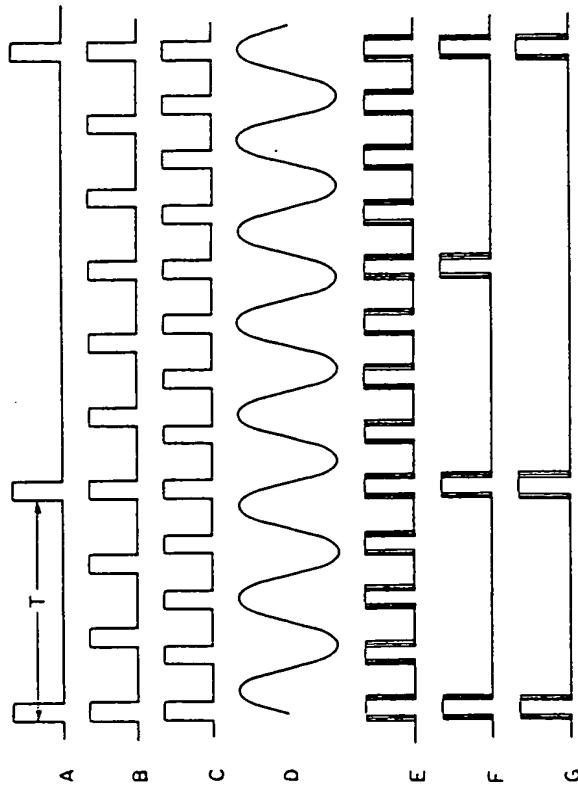
14a, 14b: クロック抽出器。

特許出願人 株式会社アドバンテスト

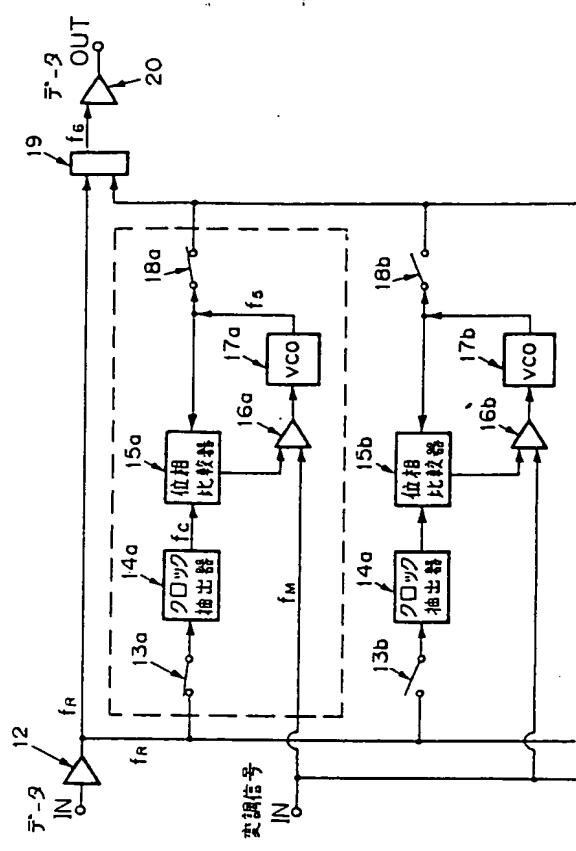
代理人 弁理士 (8783) 村松 保男



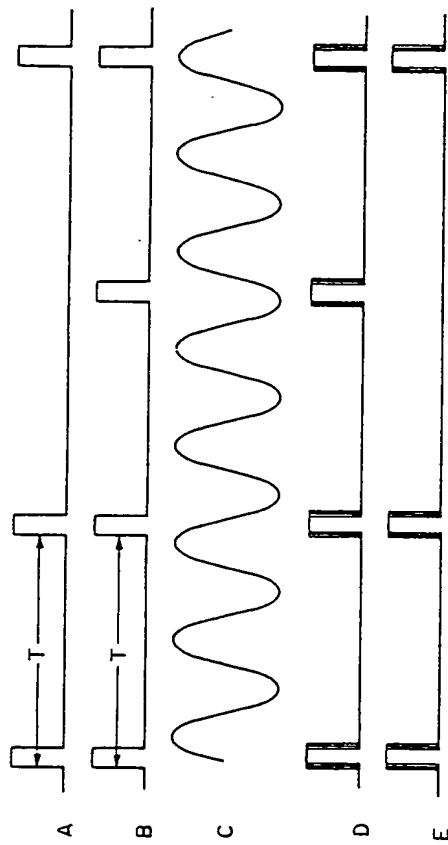
第1図



第2図



第3回



第4回